

2026年1月7日

東京科学大学

科学技術振興機構（JST）

## 強誘電トンネル接合メモリーの TER 比は微細化により向上

～次世代不揮発メモリーの高性能化に貢献～

### 【ポイント】

- 25 nm スケールのナノクロスバー型強誘電トンネル接合（FTJ）不揮発性メモリーを開発
- トンネル電気抵抗効果（TER）比は面積の低減に伴い向上
- 次世代の不揮発性メモリーの性能向上に期待

### 【概要】

東京科学大学（Science Tokyo）総合研究院 フロンティア材料研究所の真島豊教授の研究グループは、物質理工学院 材料系 舟窪浩教授、フロンティア材料研究所の伊澤誠一郎准教授らと共に、次世代の不揮発性メモリーとして期待される**強誘電トンネル接合（FTJ、用語1）のトンネル電気抵抗効果（TER）比（用語2）**の面積依存性に注目し、最小で1辺25 nmのナノクロスバー型強誘電トンネル接合を作製する手法を確立。素子面積が小さくなるほどTER比が向上する面積依存性を見いだしました。

近年、IoTやエッジAIの進展に伴い、超低消費電力かつ高集積な不揮発性メモリーが求められています。従来のフラッシュメモリーは微細化限界や書込み電圧の増大などの課題を抱えており、これに代わる次世代メモリーとして、非破壊読み出しと低消費電力動作が可能な、数ナノメートル厚の強誘電体の分極反転を利用するFTJが注目されています。しかし、TER比の面積依存性は明らかになっていませんでした。

本研究では、白金と酸化チタン電極間にイットリア（酸化イットリウム、 $Y_2O_3$ ）を7%添加したハフニウム酸化物（ $YHO_7$ ）をサンドイッチしたナノクロスバー型FTJを、**電子線リソグラフィ（EBL、用語3）**を用いて熱酸化シリコン（Si）基板上に作製し、メモリー特性の温度依存性と面積依存性を検討しました。その結果、低抵抗状態（LRS）と高抵抗状態（HRS）のそれぞれにおいて**トンネル電流（用語4）**が流れ、TER比は素子面積が小さくなるほど大きくなり、最大で2,000の値を得ました。

今回得られたナノクロスバー型FTJにおいて「微細化するほどTER比が大きい」という知見は、超高集積・超低電力・セレクトラレス・3D積層という、次世代メモリー産業の中核要件を同時に満たすため、今後の産業応用展開が期待されます。

今回の成果は、ナノテクノロジー分野の学術誌の一つである「*Nanoscale*」のオンライン版に1月2日（現地時間）に掲載されました。

## ●背景

近年、IoT やエッジ AI の進展に伴い、超低消費電力かつ高集積な不揮発性メモリーが求められています。従来のフラッシュメモリーは微細化限界や書込み電圧の増大といった課題を抱えており、これに代わる次世代メモリーとして、**強誘電体**(用語 5) の分極反転を利用する強誘電トンネル接合 (FTJ) が注目されています。FTJ は、数ナノメートル厚 (nm、1 nm は 10 億分の 1 メートル) の強誘電体をトンネル障壁として用い、誘電分極方向に依存したトンネル電気抵抗効果 (TER) により情報を記憶するため、非破壊読み出しおよび低電力での動作が可能です。

特に近年発見された酸化ハフニウム ( $\text{HfO}_2$ ) 系強誘電体は、相補型金属酸化膜半導体 (CMOS) プロセスとの高い親和性を有し、配線層形成工程 (BEOL) の温度制約内で形成可能であることから、FTJ 材料として極めて有望です。BEOL 互換な FTJ は、ロジック回路 (論理演算回路) 完成後に集積できるため、高密度集積や多数の機能を集積したモノリシック 3 次元実装への展開が期待されています。

これまで報告されてきた FTJ の多くは、半導体層と強誘電層を積層したヘテロ構造を採用しており、分極反転に伴う半導体界面の電子構造の変調を利用することで TER を実現してきました。一方で、このような構造はデバイス構成が複雑になりやすく、また HRS ではトンネル障壁が実質的に遮断され、トンネル電流がほとんど流れない動作様式に基づいて議論される場合が多くありました。今回開発した FTJ は、半導体層の積層を省き、チタン (Ti) と白金 (Pt) で強誘電体をサンドイッチした構造であり、HRS でもトンネル電流が流れることを見いだしました。このような単純な FTJ において、素子微細化が TER 比に及ぼす影響を再検討する必要があります。とりわけ、25 nm (ナノメートル、1 nm は 10 億分の 1 メートル) 級以下のナノスケール領域において、単純構造 FTJ のメモリー特性の面積依存性を体系的に評価した研究例は限られています。今回、真島教授らは CREST 研究で開発し培ってきた白金ナノワイヤ作製技術を駆使し、TER 比などの特性について検討しました。

## ●研究成果

真島教授らはこれまでの研究で、10 nm の線幅、6 nm のギャップ長を有する白金ナノギャップ電極を電子線リソグラフィ (EBL) にて作製する技術を確認してきました。今回の研究では、ワイヤの幅の異なる白金ナノワイヤと酸化チタンナノワイヤ電極間に膜厚 3 nm 以下の強誘電体イットリウム添加ハフニウム酸化物 ( $\text{YHO}_7$ ) をサンドイッチしたナノクロスバー型 FTJ を、EBL により熱酸化 Si 基板 (Si substrate) 上に直接作製する手法を確認しました (図 1)。

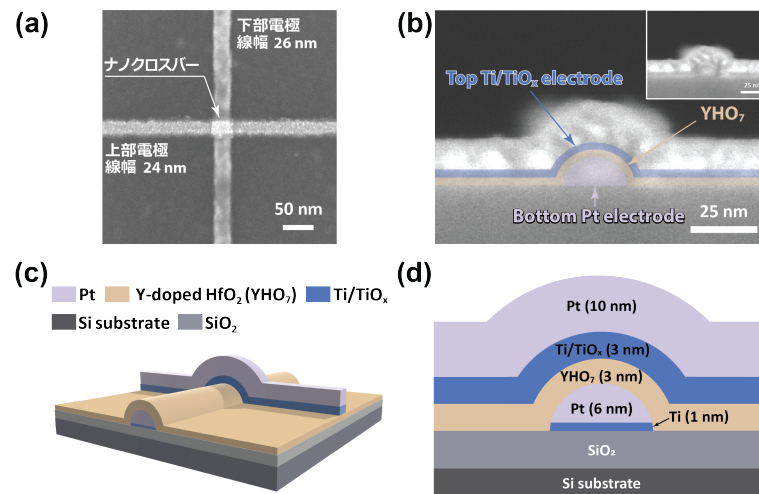


図1 (a) 25 nm スケールのナノクロスバー構造の Ti/TiO<sub>x</sub>/YHO<sub>7</sub> (3 nm) /Pt 強誘電トンネル接合 (FTJ) の上面 SEM 画像。(b) ナノクロスバー-Ti/YHO<sub>7</sub>/Pt 構造の断面 SEM 画像。Ti/TiO<sub>x</sub>層 (青)、YHO<sub>7</sub>層 (淡黄褐色)、Pt 層 (紫)。右上挿入図に原画像を示す。(c) ナノクロスバー-Ti/TiO<sub>x</sub>/YHO<sub>7</sub>/Pt FTJ の 3D 模式図および (d) 断面図。

室温 (300 K、K は絶対温度ケルビンの略、約 27 °C) および低温 (9 K、約 -262 °C) における、30 nm スケール (32 nm × 28 nm) の 3 nm 厚 YHO<sub>7</sub> ナノクロスバー型 FTJ の電流 (I) -電圧 (V) ヒステリシスループ (電圧変化に対する電流の流れ方の履歴曲線) を測定しました (図 2a)。図より、室温と 9 K でほぼ同等な I-V ヒステリシスループ (行きと帰りで異なる経路をたどる) が得られ、パルスシーケンス (図 2b) による R-V ヒステリシスループ (図 2c) においても室温と 9 K でほぼ同等な特性が得られました。このことから、LRS (ON 状態) と、HRS (OFF 状態) のそれぞれにおいてトンネル電流が流れていることが分かります。25 nm スケールの 3 nm 厚 YHO<sub>7</sub> ナノクロスバー型 FTJ の R-V ヒステリシスループ (図 2d) において、TER 比は 2,000 です。

また、図 3 には 25 nm スケールのナノクロスバー型 FTJ における I<sub>ON</sub>、I<sub>OFF</sub>、および TER 比の面積依存性を示します。TER 比は素子面積が小さくなるほど大きくなり、最大で 2000 の値を得ました。この高い TER 比は、強誘電トンネル接合メモリーが信頼性の高い読出しと低誤動作が可能であることを示している。

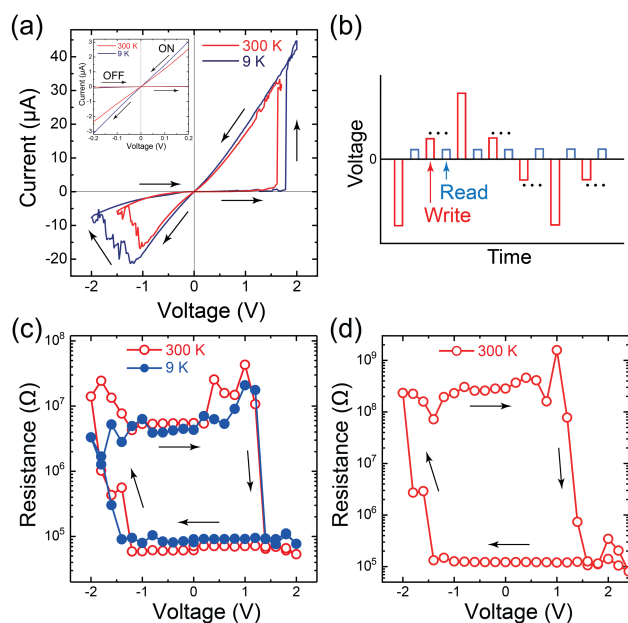


図2 ナノクロスバー型 FTJ のスイッチング特性。

(a) 300 K (赤実線) および 9 K (青実線) における  $I$ - $V$  ヒステリシスループの温度依存性。横軸は電圧 (単位はボルト)、縦軸は電流 (単位はマイクロアンペア)。ON 状態と OFF 状態の拡大  $I$ - $V$  特性 (左上インセット)。

(b)  $R$ - $V$  ヒステリシスループのパルスシーケンス。横軸は書き込み電圧 (Write) と読み出し電圧 (Read) との間隔 (単位はミリ秒)、縦軸は電圧の大きさ (単位はボルト)。書き込み電圧と読み出し電圧の幅は 200 ms (ミリ秒)、読み出し電圧は 0.1 V。

(c)  $R$ - $V$  ヒステリシスループの温度依存性 (300 K: 赤の開いた丸、9 K: 青の閉じた丸)。横軸は電圧 (単位はボルト)、縦軸は電気抵抗 (単位はオーム)。

(d) 25 nm スケールのナノクロスバー型 FTJ の  $R$ - $V$  ヒステリシスループ。横軸は電圧 (単位はボルト)、縦軸は電気抵抗 (単位はオーム)。この FTJ の TER 比は 2,000。

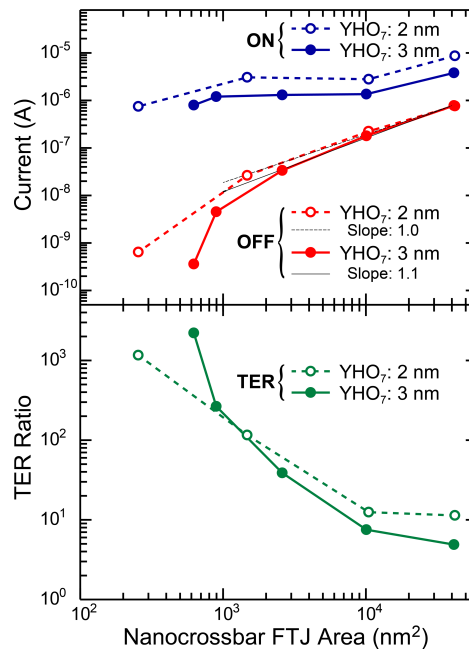


図3 ナノクロスバー型 FTJ における  $I_{ON}$ 、 $I_{OFF}$  (上段)、および TER 比 (下段) の面積依存性 (YHO<sub>7</sub> 膜厚: 2 nm および 3 nm)。ともに横軸はナノクロスバー型 FTJ の面積、縦軸は上段が電流、下段が TER 比。読み出し電圧は 0.1 V。

### ●社会的インパクトと今後の展開

真島教授のグループでは、以前より研究室内に所有する EBL を駆使し、面内分極を用いた 2 次元強誘電半導体メモリー、ナノスケールガスセンサーなどの極微細電子デバイスの高機能化に向けた研究を進めてきており、極限ナノ構造の構築技術を確立してきました。

今回報告したナノクロスバー型 FTJ が持つ、小面積ほど TER 比 (ON/OFF 比) が大きいという特性は、超高集積・超低電力・セレクトアレス・3D 次元積層という、次世代メモリー産業の中核要件を同時に満たすため、今後の産業応用展開が期待され、工業的な応用価値が高いと考えられます。今後は企業などと連携して、実用化に向けた研究開発を展開し、社会に貢献していきます。

### ●付記

本研究は、科学技術振興機構 (JST) 戦略的創造研究推進事業 CREST 「光配向単分子架橋共鳴トンネルトランジスタのシステム機能化」(JPMJCR22B4)、文部科学省 データ創出・活用型材料研究開発プロジェクト (JPMXP1122683430) の支援を受けて行われました。

## 【用語説明】

- (1) **強誘電トンネル接合 (Ferroelectric Tunnel Junction : FTJ)** : 数ナノメートル厚の強誘電体薄膜をトンネル障壁として電極間に挿入したデバイス。この障壁を電子が量子力学的トンネル効果によって透過する。強誘電体の分極反転により、トンネル障壁の有効ポテンシャル形状が変化し、トンネル電流が大きく変化する。
- (2) **トンネル電気抵抗効果 (Tunnelling Electroresistance : TER) 比** : 強誘電分極反転によって生じる高抵抗状態 (High Resistance State : HRS、OFF 状態) と低抵抗状態 (Low Resistance State : LRS、ON 状態) の抵抗 (あるいは電流) の比。
- (3) **電子線リソグラフィ (Electron Beam Lithography : EBL)** : 半導体集積回路の製造工程において、電子線を使って回路パターンを形成する方法。
- (4) **トンネル電流** : 波動性を持つ電子が通常は超えられないポテンシャル障壁を透過することにより流れる電流。
- (5) **強誘電体** : 誘電体の一種で、外部に電圧が加えられていない状態でも自発的に分極しており、自発分極の向きと反対方向に電圧を印加することにより自発分極の方向を反転できる物質。

## 【論文情報】

掲載誌 : *Nanoscale*

論文タイトル : High-Resistance-State Tunneling in 25 nm  $\text{TiO}_x/\text{Y-Doped HfO}_2/\text{Pt}$  Nanocrossbar Ferroelectric Tunnel Junctions

著者 : Zhongzheng Sun, Yoshiko Nakamura, Kazuki Okamoto, Seiichiro Izawa, Hiroshi Funakubo, and Yutaka Majima

DOI : 10.1039/D5NR04010H

## 【研究者プロフィール】

真島 豊 (マジマ ユタカ) Yutaka Majima

東京科学大学 総合研究院 フロンティア材料研究所 教授

研究分野 : ナノエレクトロニクス、単分子トランジスタ、ELGP ナノポア DNA シーケンサー、ナノスケールガスセンサー

**【お問い合わせ先】**

(研究に関すること)

東京科学大学 総合研究院 フロンティア材料研究所 教授

真島 豊

Email : majima@mssl.titech.ac.jp

TEL : 045-924-5309 FAX : 045-924-5376

(報道取材申し込み先)

東京科学大学 総務企画部 広報課

申し込みフォーム : <https://www.isct.ac.jp/ja/001/media>

Email : media@adm.isct.ac.jp

TEL : 03-5734-2975 FAX : 03-5734-3661

科学技術振興機構 広報課

Email : jstkoho@jst.go.jp

TEL : 03-5214-8404 FAX : 03-5214-8432

(JST 事業に関すること)

科学技術振興機構 戦略研究推進部 グリーンイノベーショングループ

安藤 裕輔

Email : crest@jst.go.jp

TEL : 03-3512-3531 FAX : 03-3222-2066