

2025 年 5 月 29 日

東京科学大学

3次元半導体実装技術を推進する三つの革新技术を開発

－演算チップの高速高精度実装・高品質電源供給を実現－

【ポイント】

- 次世代3次元半導体実装技術「BBCube™」を推進する、量産工程・接着材・電源供給技術の三つを開発
- コンデンサ・演算チップの高速高精度実装、ならびに電源ノイズの大幅な抑制に成功
- スマートフォンやスーパーコンピュータなどの種々の電子機器の高性能化と省電力化に向け大きく前進

【概要】

東京科学大学 (Science Tokyo) 総合研究院 WOW アライアンス異種機能集積研究ユニットの大場隆之特任教授と中條徳男特任教授は、**WOW アライアンス** (用語 1) との共同研究により、チップを高速に高精度で実装する **Chip on Wafer (COW)** (用語 2) 技術および、それを用いた3次元実装されたチップへの電源供給技術を開発しました。

モバイル・ウェアラブル機器から高性能コンピューティング (HPC) の分野に至る幅広い分野において、多くのデータを省エネルギーで伝送させるために、半導体チップを高密度に実装する技術が求められています。しかし、**はんだバンプ** (用語 3) を用いて半導体チップを平面 (2次元) に並べる従来の **System-in-Package (SiP)** (用語 4) ではバンプやチップの間隔を縮めることが困難でした。私たちは、このような課題を解決するため革新的 2.5次元/3次元実装技術、**BBCube™** (用語 5) を提案しています。今回、この BBCube™ の実用化を大きく前進させる、三つの技術を開発しました。

第一は、高速性と高精度を両立した Chip-on-Wafer (COW) プロセスの開発です。直径 300 mm の**ワッフルウェーハ** (用語 6) 上に3万個超のチップを 10 ms 以下で実装でき、チップ間距離をわずか 10 μm まで縮めることができました。第二は、COW プロセスや **Wafer-on-Wafer (WOW)** (用語 7) プロセスで使われる新規接着剤「DPAS300」の開発です。従来必要だった表面処理剤をなくすことで片面の塗布で済み、チップのような小さな部品の接着も可能にしました。第三は、3次元実装向けの新しい電源供給技術の開発です。高密度に実装したコンデンサの層を CPU や GPU などの演算チップと積層したメモリとの間にはさむことで、電源の雑音を演算チップの動作に支障を与えない 50 mV 以下に低減可能なことを明らかにしました。

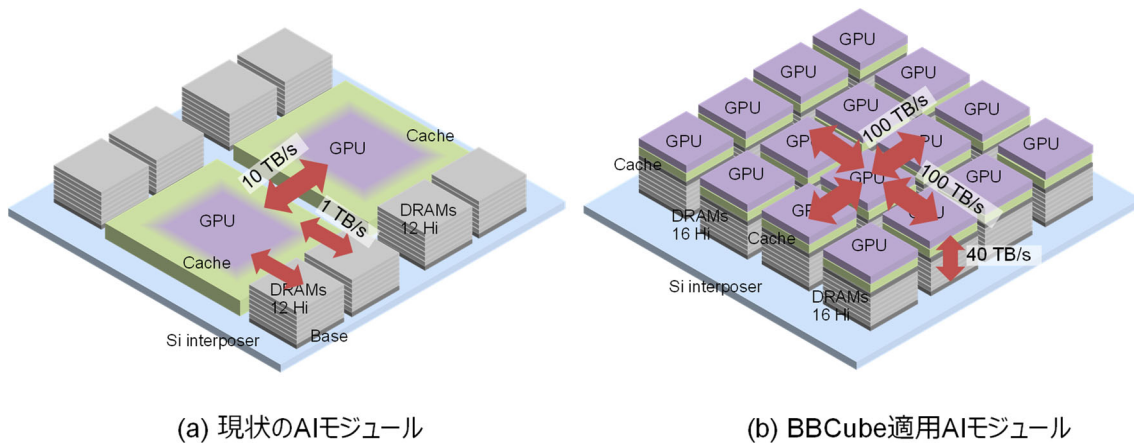
本成果は、2025 年 5 月 27～5 月 30 日開催の電子部品実装に関する国際会議「2025 IEEE 75th Electronic Components and Technology Conference (ECTC)」で3件の発

表として報告されました。

●背景

半導体の微細化に対する要請は高まる一方であり、その分野はスマートフォンやスマートウォッチなどのモバイル・ウェアラブル機器から人工知能（AI）やスーパーコンピュータを支える高性能コンピューティング（HPC）にまで広がっています。微細化の実現に向けては、半導体チップをパッケージ上に隣接して配置、または積層することで、高密度化、高性能化のトレンドを維持しようとしています。それにはチップ間を大容量で、しかも省エネルギーで伝送することが必要です。しかし、はんだバンプを用いてチップを平面（2次元）に並べる従来の System-in-Package（SiP）では、バンプ形状の制御が困難なため、バンプの間隔は最小でも 35 μm 程度、チップ間隔は 80 μm 程度にとどまっていた。また、2次元に配置するため、信号はチップの周囲からしか取り出せず、信号線数も制限されていました。このためデータ伝送の大容量化や低消費電力化が難しくなっていました。

私たちは、このような課題を根本的に解決する革新的な 2.5 次元/3 次元実装技術として BBCube™ を提案しています。BBCube™ によりバンプの間隔は 10 μm 以下にでき、信号線数を従来の 4 倍以上に増やすことが可能です。WOW アライアンスでは BBCube™ の実用化に向けて、量産に耐えるシンプルな工程と、それを支える材料、そしてチップの高信頼な動作を確保する電源供給技術の確立を目指してきました。



(a) 現状のAIモジュール

(b) BBCube適用AIモジュール

図1 BBCube 適用 AI モジュール。～40 倍の性能を低電力で実現

●研究成果

本研究では BBCube™ 実用化の鍵となる三つの技術を開発しました。

第一の成果として、シンプル低コストな量産工程につながる技術である、Chip-on Wafer（COW）プロセスを開発しました。COW プロセスにおいては、ワッフルウェー

ハに厚さ 5 μm の接着剤をインクジェットで選択塗布し、高速マウンタでチップを裏向きに実装します。紫外線による部分硬化と 2 段階熱硬化を最適化した結果、チップ間隔 10 μm の超高密度でも剥離を生じず、1 チップ当たり 10 ms 以下という従来の 20 倍以上のスループットでチップを搭載できることを実証しました。

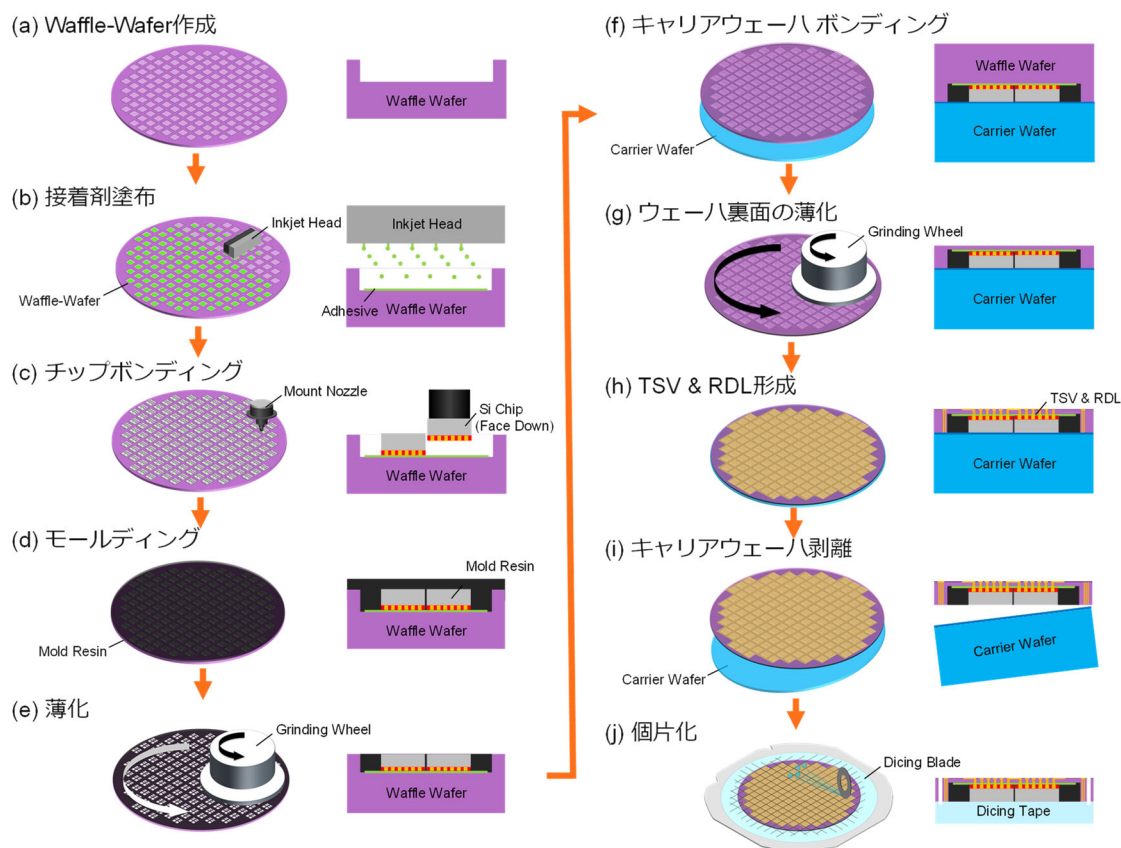


図 2 ワッフルウェーハを用いた Chip-on Wafer (COW) プロセス

第二の成果は、COW/Wafer-on-Wafer (WOW) の両方のプロセスに使える常温接合型永久接着剤「DPAS300」の開発です。DPAS300 は BBCubeTM の製造工程を支える接着材料です。SiOC 系ハイブリッド樹脂に活性官能基を ppm オーダーで組み込み、表面改質剤を不要としたことで、片面塗布・室温圧着が可能になり、直径 300mm のウェーハだけでなく数 mm×数 mm のチップの接着を実現することができました。130°C で前硬化、170°C で完全硬化させても樹脂膨張は COW の高精度な実装に支障のない 5% 未満に抑えられ、-55°C~150°C の温度サイクル試験を 1,000 回行った後も、チップとウェーハの界面に剥離は確認されませんでした。耐熱性に関しては、320°C の環境に 60 分間さらしても、まで質量変化は 1% 未満という優れた安定性を示しています (図 3)。

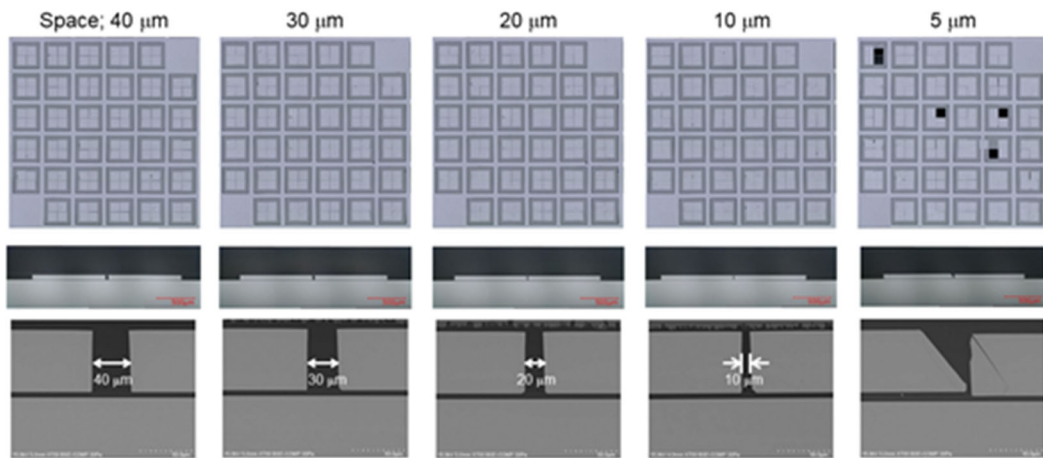


図3 ボンディング結果（チップ間隔 10 μm まで良好なボンディングを確認）

第三の成果は、COW 技術で実装した高密度コンデンサ層を演算チップと多層 DRAM の間に挟み込む新しい電源供給アーキテクチャです（図4）。直径 4 μm、ピッチ 10 μm のシリコン貫通電極（TSV）を DRAM チップの周囲やワッフルウェーハの凸となっている部分に配置し、高密度コンデンサ層と組み合わせることで低抵抗の「Power Distribution Highway」を構築しました。三次元電磁界解析と回路シミュレーションの結果、50 W/cm² 級の最新の GPU を積層したメモリ上に搭載しても、電圧ドロップとスイッチング時のドロップの合計を GPU の動作に支障を生じない 50 mV 以下に抑えられることを明らかにしました。

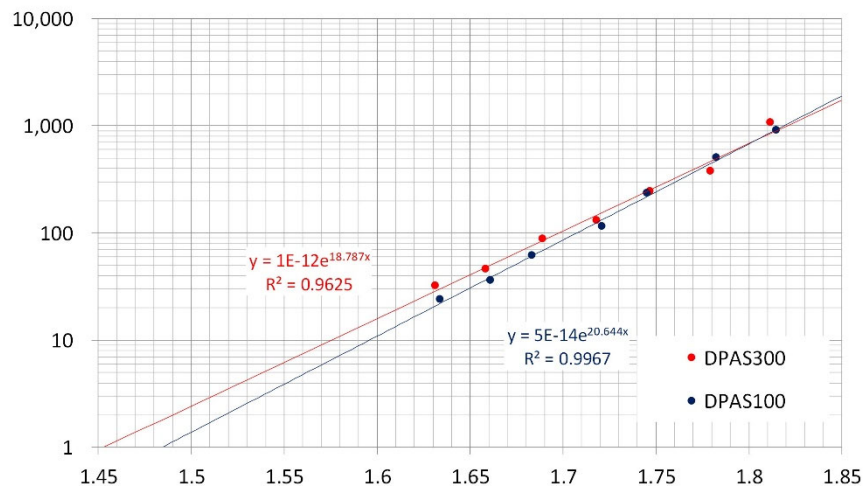


図4 1%の重量減少に達するまでの時間（従来の接着剤 DPAS100 と同様の高い熱安定性を有することを確認）

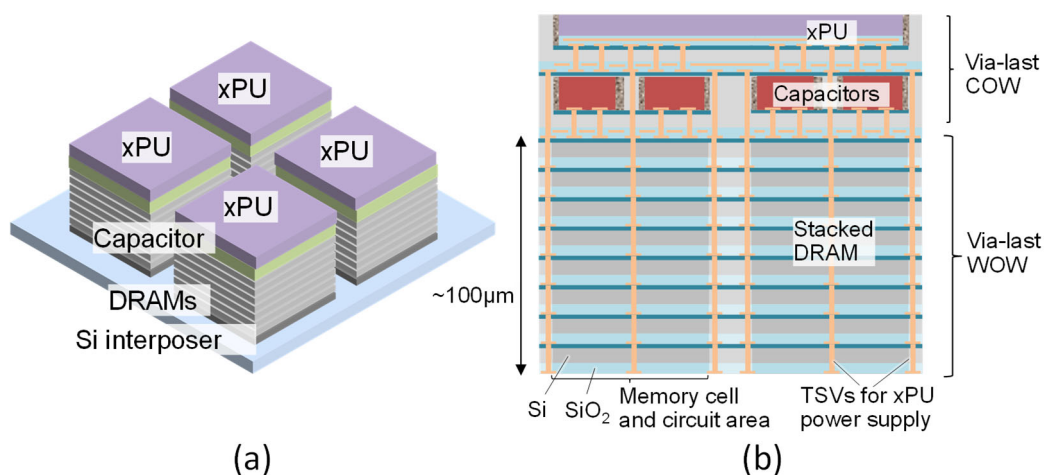


図5 高密度コンデンサ層 (Capacitors) を演算チップ (xPU) と多層 DRAM (Stacked DRAM) の間に挟み込んだ BBCube™構造。オレンジ色部分のシリコン貫通電極 (TSV) を介して、xPU に電力が供給される。

●社会的インパクト

半導体は経済安全保障や社会インフラの要となっており、微細半導体工場の建設が各国で進められようとしています。一方で半導体の微細化は限界を迎えつつあり、複数のチップをまとめる実装技術が次の競争力となろうとしています。BBCube™は接続密度、接続信頼性、低電力データ伝送、高効率冷却など種々の面で従来の方針に対して優位性を持っています。今回の技術によって、BBCube™の量産、システム設計の両面で実用化に向け大きく前進させることができました。

●今後の展開

BBCube™技術に基づく次世代三次元集積向け製造ラインの構築をテック・エクステンション、ジャパンディスプレイと進めており、2025年度下期に300mmパイロットラインで量産実証を開始する予定です。2.5次元、3次元集積技術の基礎開発だけでなく社会実装も進め、ポスト微細化の実現を目指してまいります。

【用語説明】

- (1) **WOW アライアンス**: 東京科学大学 総合研究院 WOW アライアンス 異種機能集積研究ユニット (大場研究室) が中心となって運営される産学研プラットフォーム。半導体関連の設計・プロセス・装置・材料などを手がける企業、および研究機関によって構成される。三次元開発としては国内唯一 300 ミリウェーハを利用した実証開発、高度かつ簡便なウェーハの薄化技術・積層技術を持ち、バンプレス TSV 配線を用いた三次元化技術を世界で初めて開発に成功した。

- (2) **Chip-on-Wafer (COW)**：半導体チップをウェーハ上に接合しながら WOW 技術で接続配線する技術。半導体チップをトレンチ加工したウェーハ（ワッフルウェーハ）上に接合することにより、以降の半導体製造工程において、各種ウェーハプロセス装置を用いた高精度な配線加工が行えるようになる。異なるチップサイズの接合も行えることから、サーバーなどの大規模演算 2.5D システムだけでなく、搭載される異種機能デバイスシステムを超小型化で三次元集積することが可能になる。
- (3) **はんだバンプ**：半導体チップと基板やパッケージ、半導体チップ同士を接続するための突起状の電極。熱と圧力を加えてはんだを溶かしながら接続するため、変形したバンプが隣接するバンプと接触してショートしないよう、一定の間隔が必要。
- (4) **System-in-Package (SiP)**：複数の半導体チップを一つのパッケージにまとめて集積する技術。半導体の微細化が困難になってきていることから、複数の半導体チップをパッケージやインターポーザ上で接続してより大きな処理能力を実現するなど、最新の CPU、GPU で広く使われるようになってきている。
- (5) **BBCube (Bumpless Build Cube)**：従来の平置きチップレットを三次元でコンパクトにまとめ、バンプを利用しないでシステムの小型化を可能にするアーキテクチャー。参考：Ohba, T.; Sakui, K.; Sugatani, S.; Ryoson, H.; Chujo, N. Review of Bumpless Build Cube (BBCube) Using Wafer-on-Wafer (WOW) and Chip-on-Wafer (COW) for Tera-Scale Three-Dimensional Integration (3DI). Electronics 2022, 11, 236. DOI : /10.3390/electronics11020236
- (6) **ワッフルウェーハ**：その名の通り菓子の「Waffle」を由来としたウェーハ表面の加工形状で、ウェーハ表面に四角い溝を規則的にエッチング加工したものである。ドライエッチングの最適化で幾何学的な段差と平坦な底部を形成し、接着層を塗布後、底部にチップを Face-down でボンディングする。ボンディングが完了したらモールドイングし、モールド材料とチップ裏面のシリコンを同時に研削、そして平坦化する。チップで専有された四角い溝の残りがモールド体積となる。
- (7) **Wafer-on-Wafer (WOW)**：ウェーハ上にウェーハを接合する技術。COW と同様の技術であるが、多くのチップが形成されたウェーハ同士を接合することにより、同時に多数のチップの積層ができ、COW よりも効率よい。ただしチップのサイズは同一である必要があるため、メモリ等同一チップを積層する場合に向く。

【関連リンク】

[BBCube 技術に基づく次世代三次元集積向け製造ラインをテック・エクステンション、
ジャパンディスプレイと構築 | Science Tokyo](#)

[CPU/GPU とメモリをハイブリッド 3 次元積層 超並列 3 次元配線によりテラビット伝
送を世界最小エネルギーで実現 | 東工大ニュース | 東京工業大学](#)

【論文情報】

学会名：2025 IEEE 75th Electronic Components and Technology Conference (ECTC)

日時：2025 年 5 月 27-30 日

- (1) 論文タイトル：Face-Down Bonding and Heterogeneous Chiplet Integration by Using Bumpless Chip-on-Wafer (COW) with Waffle Wafer Technology
著者：Yoshiaki Satake, Wataru Doi, Hajime Kato, Shogo Okita, Tatsuya Funaki and Takayuki Ohba
- (2) 論文タイトル：Advanced Resin Material Enabling Room-Temperature Bonding for WOW and COW 3DI Applications
著者：Naoko Araki, Tadashi Fukuda and Takayuki Ohba
- (3) 論文タイトル：BBCube 3D: Fully Vertical Heterogeneous Integration of DRAMs and xPUs using a New Power Distribution Highway
著者：Norio Chujo, Hiroyuki Ryoson, Koji Sakui, Shinji Sugatani, Masao Taguchi and Takayuki Ohba

【研究者プロフィール】

大場 隆之（オオバ タカユキ） Takayuki Ohba

東京科学大学 総合研究院 WOW アライアンス 機種機能集積研究ユニット 特任教授

研究分野：WOW アライアンス リーダー、BBCube 三次元大規模集積技術および応用技術

中條 徳男（チュウジョウ ノリオ） Norio Chujo

東京科学大学 総合研究院 WOW アライアンス 機種機能集積研究ユニット 特任教授

研究分野：BBCube3 次元集積のデザイン、アーキテクチャ

【お問い合わせ先】

(研究に関すること)

東京科学大学 総合研究院 WOW アライアンス 異種機能集積研究ユニット 特任教授
中條 徳男

Email : chuujou.n.813f@m.isct.ac.jp

TEL : 045-924-5083 FAX : 045-924-5083

(報道取材申し込み先)

東京科学大学 総務企画部 広報課

取材申し込みフォーム : <https://forms.office.com/r/F3shqsN7zY>

Email : media@adm.isct.ac.jp

TEL : 03-5734-2975 FAX : 03-5734-3661

